# BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11) Publication number:

05-307200

(43) Date of publication of application: 19.11.1993

(51)Int.Cl.

G02F 1/313

GO2B 6/12

(21)Application number: 04-111974

(71)Applicant: NIPPON TELEGR & TELEPH CORP

<NTT>

(22)Date of filing:

30.04.1992

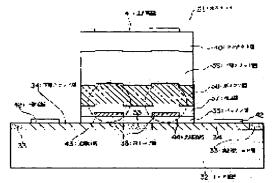
(72)Inventor: HASUMI YUJI

#### (54) WAVEGUIDE TYPE OPTICAL SWITCH AND ITS MANUFACTURE

#### (57)Abstract:

PURPOSE: To make a first clad layer thin, to facilitate the inter-element separation, to achieve a monolithic integration on the same substrate and to speed up the action of the elements.

CONSTITUTION: This waveguide-type optical switch 31 is provided with a semi- insulating substrate 32 formed with plural first core layers 34 separated either by a semi-insulating layer or a highly resistant layer on the surface, plural first core layers 36, second core layers 38, a second layer 39 opposite conductive to the clad layers 34, a first electrode 41 and a second electrode 42. Further, the manufacturing method is constituted by injecting an element to be semi- insulated or highly resistant to the part excluding the clad layer of a conductive crystal layer on the surface of the semiinsulating substrate or forming the semi-insulating layer or the highly resistant layer after the same part is selectively removed and subsequently forming the plural first core layers, the second core layers and second clad layers successively.



#### **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

#### (19)日本国特許庁(JP)

## (12) 公開特許公報(A)

FΙ

(11)特許出願公開番号

### 特開平5-307200

(43)公開日 平成5年(1993)11月19日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

G 0 2 F 1/313 G 0 2 B 6/12 7246-2K

J 7036-2K

M 7036-2K

技術表示箇所

審査請求 未請求 請求項の数20(全 19 頁)

(21)出願番号

特願平4-111974

(22)出願日

平成 4年(1992) 4月30日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 蓮見 裕二

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

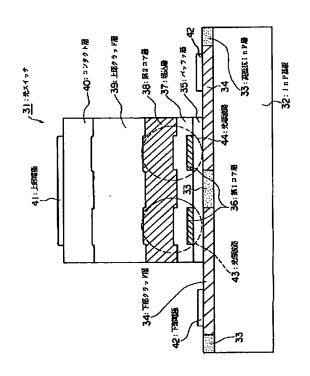
(74)代理人 弁理士 志賀 正武

#### (54)【発明の名称】 導波路型光スイッチ及びその製造方法

#### (57)【要約】

【構成】 本発明の導波路型光スイッチ31は、表面に半絶縁層、髙抵抗層のいずれかにより分離された複数の第1のクラッド層34が形成された半絶縁性基板32、複数の第1コア層36、第2コア層38、クラッド層34と反対導電型の第2クラッド層39、第1電極41、第2電極42を具備してなることを特徴とする。また、製造方法は、半絶縁性基板の表面の導電性結晶層のクラッド層以外の部分に半絶縁化または髙抵抗化する元素を注入するか、この部分を選択除去した後に半絶縁層または髙抵抗層を形成し、次いで、複数の第1コア層、第2コア層、第2クラッド層を順次形成することを特徴とする。

【効果】 第1クラッド層を薄層化することができ、素子間分離が容易となり、同一基板上にモノリシック集積化が可能となり、素子動作の高速化が可能となる。また、複雑な製造工程を省略することができ、高い歩留りが期待できる。



30

#### 【特許請求の範囲】

【請求項1】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または高抵抗 層のいずれかにより互いに分離された導電性の複数の第 1のクラッド層と、

前記複数の第1のクラッド層各々の上に設けられ互いに 平行なる複数の第1のコア層と、これら第1のコア層の 上に設けられた第2のコア層と、該第2のコア層の上に 設けられ前記第1のクラッド層と反対導電型の第2のク ラッド層と、

前記第2のコア層の上に設けられた第1の電極と、前記 半絶縁性基板上に設けられた複数の第2の電極とを具備 し、

前記複数の第1のコア層と第2のコア層とによりそれぞれ光導波路が構成され、

これらの光導波路に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ チ。

【請求項2】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第 1のクラッド層と、

前記複数の第1のクラッド層の上に設けられた第1のコア層と、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行に設けられた複数の第2のコア層と、これら第2のコア層の上に設けられ前記第1のクラッド層と反対導電型の第2のクラッド層と、

前記複数の第2のコア層の上に設けられた第1の電極 と、前記半絶縁性基板上に設けられた複数の第2の電極 とを具備し、

前記第1のコア層と複数の第2のコア層とによりそれぞ れ光導波路が構成され、

これらの光導波路に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ チ。

【請求項3】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または髙抵抗層のいずれかにより互いに分離された導電性の複数の第 1のクラッド層と、

前記複数の第1のクラッド層各々の上に設けられ互いに 平行なる複数の第1のコア層と、これら第1のコア層の 上部に設けられた第2のコア層と、該第2のコア層の上 に設けられ前記第1のクラッド層と同一導電型の第2の クラッド層と、

前記第2のコア層の上に設けられた第1の電極と、前記 半絶縁性基板上に設けられた複数の第2の電極とを具備 し、 前記複数の第1のコア層と第2のコア層とによりそれぞれ光導波路が構成され、

これらの光導波路に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ チ。

【請求項4】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または高抵抗 層のいずれかにより互いに分離された導電性の複数の第 1のクラッド層と、

前記複数の第1のクラッド層の上に設けられた第1のコア層と、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行に設けられた複数の第2のコア層と、これら第2のコア層の上部に設けられ前記第1のクラッド層と同一導電型の第2のクラッド層と

前記複数の第2のコア層の上に設けられた第1の電極 と、前記半絶縁性基板上に設けられた複数の第2の電極 とを具備し、

20 前記第1のコア層と複数の第2のコア層とによりそれぞれ ・ れ光導波路が構成され、

これらの光導波路に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ チ。

【請求項5】 請求項1、2、3または4記載の導波路型光スイッチにおいて、

前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層は、量子井戸構造、量子細線構造、量子箱構造のいずれかにより構成されてなることを特徴とする導波路型光スイッチ。

【請求項6】 請求項3または4記載の導波路型光スイッチにおいて、

前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層は、

アンドーブの量子井戸層と、n型の導電性を有するn型 導電層と、これらの層の中間の導電性を有し、少なくと もその一部がp型の導電型を有し、かつ前記量子井戸層 及びn型導電層を構成する半導体よりもバンドギャップ の広い半導体からなる中間層とからなる3層構造により 構成されてなることを特徴とする導波路型光スイッチ。

【請求項7】 請求項6記載の導波路型光スイッチにおいて.

前記幅広の方のコア層は、前記3層構造を繰り返してなる多層構造により構成されてなることを特徴とする導波路型光スイッチ。

【請求項8】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または高抵抗 層のいずれかにより互いに分離された導電性の複数の第 50 1のクラッド層と、

2

前記複数の第1のクラッド層各々の上に設けられ互いに 平行なる複数のコア層と、これらコア層の上に設けられ 前記第1のクラッド層と反対導電型の第2のクラッド層 と、

前記複数のコア層の上に設けられた第1の電極と、前記 半絶縁性基板上に設けられた複数の第2の電極とを具備 し、

前記複数のコア層に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ 10 チ。

【請求項9】 半絶縁性基板と、

該半絶縁性基板の上に設けられ、半絶縁層または高抵抗 層のいずれかにより互いに分離された導電性の複数の第 1のクラッド層と、

前記複数の第1のクラッド層各々の上に設けられ互いに 平行なる複数のコア層と、これらコア層の上に設けられ 前記第1のクラッド層と同一導電型の第2のクラッド層

前記複数のコア層の上に設けられた第1の電極と、前記 20 半絶縁性基板上に設けられた複数の第2の電極とを具備 し

前記複数のコア層に印加する電圧または注入する電流の 大きさを制御することにより該光導波路内を伝播する光 の光路を切り替えることを特徴とする導波路型光スイッ エ

【請求項10】 請求項8または9記載の導波路型光スイッチにおいて、

前記コア層は、量子井戸構造、量子細線構造、置子箱構造のいずれかにより構成されてなることを特徴とする導 30波路型光スイッチ。

【請求項11】 請求項9記載の導波路型光スイッチに おいて、

前記コア層は、

アンドープの量子井戸層と、n型の導電性を有するn型 導電層と、これらの層の中間の導電性を有し、少なくと もその一部がp型の導電型を有し、かつ前記量子井戸層 及びn型導電層を構成する半導体よりもバンドギャップ の広い半導体からなる中間層とからなる3層構造により 構成されてなることを特徴とする導波路型光スイッチ。 【請求項12】 請求項11記載の導波路型光スイッチ において、

前記コア層は、前記3層構造を繰り返してなる多層構造 により構成されてなることを特徴とする導波路型光スイ ッチ。

【請求項 13】 半絶縁性基板の表面に導電性の結晶層を形成し、

該結晶層のクラッド層を形成すべき部分以外の部分に該 結晶層を半絶縁化または高抵抗化する元素を注入して互 いに分離された複数の第1のクラッド層を形成し、 次いで、これら複数の第1のクラッド層各々の上に互い に平行なる複数の第1のコア層、これら第1のコア層の 上に第2のコア層、該第2のコア層の上に前記第1のク ラッド層と反対導電型の第2のクラッド層を順次形成 し

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【請求項14】 半絶縁性基板の表面に導電性の結晶層を形成し、

該結晶層のクラッド層を形成すべき部分以外の部分に該 結晶層を半絶縁化または高抵抗化する元素を注入して互 いに分離された複数の第1のクラッド層を形成し、

次いで、これら複数の第1のクラッド層の上に第1のコア層、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行なる複数の第2のコア層、これら第2のコア層の上に前記第1のクラッド層と反対導電型の第2のクラッド層を順次形成し、

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【請求項15】 半絶縁性基板の表面に導電性の結晶層を形成し、

該結晶層のクラッド層を形成すべき部分以外の部分に該 結晶層を半絶縁化または高抵抗化する元素を注入して互 いに分離された複数の第1のクラッド層を形成し、

次いで、これら複数の第1のクラッド層各々の上に互い に平行なる複数の第1のコア層、これら第1のコア層の 上に第2のコア層、該第2のコア層の上に前記第1のク ラッド層と同一導電型の第2のクラッド層を順次形成

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【請求項16】 半絶縁性基板の表面に導電性の結晶層 を形成し、

該結晶層のクラッド層を形成すべき部分以外の部分に該 結晶層を半絶縁化または高抵抗化する元素を注入して互 いに分離された複数の第1のクラッド層を形成し、

40 次いで、これら複数の第1のクラッド層の上に第1のコア層、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行なる複数の第2のコア層、これら第2のコア層の上に前記第1のクラッド層と同一導電型の第2のクラッド層を順次形成し、

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【請求項17】 半絶縁性基板の表面に導電性の結晶層を形成し、

50 該結晶層を選択除去して互いに分離された所定の形状の

l

複数の第1のクラッド層とし、

前記結晶層の選択除去された部分に半絶縁層または髙抵 抗層を形成し、

次いで、これら複数の第1のクラッド層各々の上に互い に平行なる複数の第1のコア層、これら第1のコア層の 上に第2のコア層、該第2のコア層の上に前記第1のク ラッド層と反対導電型の第2のクラッド層を順次形成

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す 10 ることを特徴とする導波路型光スイッチの製造方法。

【請求項18】 半絶縁性基板の表面に導電性の結晶層 を形成し、

該結晶層を選択除去して互いに分離された所定の形状の 複数の第1のクラッド層とし、

前記結晶層の選択除去された部分に半絶縁層または高抵 抗層を形成し、

次いで、これら複数の第1のクラッド層の上に第1のコ ア層、該第1のコア層の上かつ前記複数の第1のクラッ ド層それぞれの上方に互いに平行なる複数の第2のコア 20 層、これら第2のコア層の上に前記第1のクラッド層と 反対導電型の第2のクラッド層を順次形成し、

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【請求項19】 半絶縁性基板の表面に導電性の結晶層 を形成し、

該結晶層を選択除去して互いに分離された所定の形状の 複数の第1のクラッド層とし、

前記結晶層の選択除去された部分に半絶縁層または髙抵 30 抗層を形成し、

次いで、これら複数の第1のクラッド層各々の上に互い に平行なる複数の第1のコア層、これら第1のコア層の 上に第2のコア層、該第2のコア層の上に前記第1のク ラッド層と同一導電型の第2のクラッド層を順次形成

次いで、前記第2のコア層の上に第1の電極を、また前 記半絶縁性基板上に複数の第2の電極をそれぞれ形成す るととを特徴とする導波路型光スイッチの製造方法。

【請求項20】 半絶縁性基板の表面に導電性の結晶層 40 を形成し、

該結晶層を選択除去して互いに分離された所定の形状の 複数の第1のクラッド層とし、

前記結晶層の選択除去された部分に半絶縁層または髙抵 抗層を形成し、

次いで、これら複数の第1のクラッド層の上に第1のコ ア層、該第1のコア層の上かつ前記複数の第1のクラッ ド層それぞれの上方に互いに平行なる複数の第2のコア 層、これら第2のコア層の上に前記第1のクラッド層と 同一導電型の第2のクラッド層を順次形成し、

次いで、前記第2のコア層の上に第1の電極を、また前

記半絶縁性基板上に複数の第2の電極をそれぞれ形成す ることを特徴とする導波路型光スイッチの製造方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、光により情報を伝達す る光通信システム、光を用いた演算装置や情報処理シス テム等のキーデバイスとして用いて好適な光スイッチ及 びその製造方法に関するものである。

[0002]

【従来の技術】従来、この種の半導体導波路型光スイッ チの代表的な構造としては、次の2つが挙げられる。ま ず第1の例としては、図21に示すように、電流の注入 に伴う屈折率変化を利用した方向性結合器型光スイッチ (以下、光スイッチと省略する) 1がある。この光スイ ッチ1は、エピタキシャル結晶成長法により、髙濃度の n型インジウムリン (n-InP) 半導体基板2上に、 低濃度のn-InP下部クラッド層3、低濃度のn-I nGaAsP第1コア層4、ノンドープInPエッチス トップ層5が順次成長され、該ノンドープInPエッチ ストップ層5上の所定位置にノンドープ In GaAsP 第2コア層6、6が成長され、これらの第2コア層6、 6を埋め込むようにノンドープまたは高抵抗の I n P上 部クラッド層7が成長され、上部クラッド層7の所定位 置に亜鉛(Zn)が拡散されて高濃度のp型半導体の亜 鉛拡散層8,8とされ、これらの亜鉛拡散層8,8の周 囲に二酸化ケイ素 (SiO<sub>2</sub>)からなる絶縁膜9が形成 され、亜鉛拡散層8、8の各上部に電圧の印加もしくは 電流注入を独立に行うための上部電極10、10が形成 され、n-InP基板2の底面に下部電極11が形成さ れ、前記第1コア層4と第2コア層6により光導波路1 2 (13) が構成されたものである(参考文献: E. L. allier他、ECOC'91 PD論文集 p44 -p47、1991年)。

【0003】との光スイッチ1を動作させるには、上述 したようなpin構造の両端に、順方向電圧すなわち上 部電極10にプラスの電圧を印加し、第2コア層6へ電 流を注入すると、当該第2コア層6の屈折率は注入され たキャリアによって変化する。この結果、電流注入され た第2コア層6の光の伝播状態が変化し、方向性結合器 の完全結合条件が崩されることによって光の光路が切り 換えられ、スイッチングが行われる。また、逆方向電圧 すなわち上部電極10にマイナスの電圧を印加し、第2 コア層6へ電界を加えても、電気光学効果により該第2 コア層6の屈折率が変化し、同様のスイッチングが行わ

【0004】また、第2の例としては、図22に示すよ うに、電圧の印加に伴う屈折率の変化を利用した方向性 結合器型光スイッチ(以下、光スイッチと省略する)2 50 1がある。この光スイッチ21は、エピタキシャル結晶

成長法により、高濃度のn-InP基板2上に、高濃度 のn-InP下部クラッド層22、ノンドープInGa Asからなる井戸層とノンドープInAIAsからなる バリア層を多数積層した多重量子井戸構造の第1コア層 23、ノンドープInGaAsPエッチストップ層2 4、エッチストップ層5が順次成長され、エッチストッ プ層5上の所定位置にノンドープまたはp型半導体から なるInGaAsP第2コア層25、25が成長され、 これらの第2コア層25,25を埋め込むように高濃度 のp-InP上部クラッド層26, 26、髙濃度のp-In GaAsコンタクト層27,27が成長され、上部 クラッド層26,26及びコンタクト層27,27の周 囲が髙抵抗またはノンドープあるいは低濃度のn型In P埋込層28により埋め込まれ、コンタクト層27,2 7の上部に上部電極10, 10が形成され、n-InP 基板2の底面に下部電極11が形成され、前記第1コア 層23と第2コア層25により光導波路29(30)が

【0005】この光スイッチ21を動作させるには、上述したようなpin構造の両端に、逆方向電圧すなわち上部電極10にマイナスの電圧を印加し、第1コア層23へ電界を加えると、この第1コア層23の量子井戸は量子閉じ込めシュタルク効果(Quantum Confined Stark Effect)により、その吸収係数及び屈折率が変化する。この結果、電圧を印加された第1コア層23の光の伝播状態も変化し、方向性結合器の完全結合条件が崩れることによって光の光路が切り換えられ、スイッチングが行われる。

#### [0006]

構成されたものである。

【発明が解決しようとする課題】ところで、従来の光ス イッチ1においては、各々の光導波路12,13に独立 に電圧の印加または電流の注入を行う必要があるが、と の光スイッチ1では導電性のn-InP基板2を共通な 導体として共用しているため、各光導波路12,13の 電気的分離は、p型導電層の形成により行わざるを得な い。このため、この光スイッチ1では上部クラッド層7 への亜鉛拡散により、ノンドープあるいは高抵抗の上部 クラッド層7内部にp型の亜鉛拡散層8,8を形成して いる。しかしながら、本拡散工程は、拡散に必要な高温 処理による素子損傷の危険を伴い、また拡散距離の制御 が高度の技術を必要とすることから、製造歩留りを著し く低下させるという欠点があった。さらに、導電性基板 の使用は、基板上の配線に伴う浮遊容量の増加をもたら し、他の電気素子とのモノリシック集積化における素子 間分離を困難にするなどの問題も有しており、素子性能 に悪影響を及ぼすという欠点もある。また、下部電極 1 1を前記n-InP基板2の底面に配置しなければなら ないために、工程が煩雑になり製品のコストアップにつ ながるという欠点もある。

【0007】また、光スイッチ21においては、導電性 50 互いに分離された導電性の複数の第1のクラッド層と、

3

のn-InP基板2を共通な導体として共用しているた め、各光導波路29,30の電気的分離は、第2コア層 25, 25や上部クラッド層26のp型導電層をリッジ 状に加工した後、再度埋め込み成長を行うことで実現せ ざるを得ない。しかしながら、この埋め込み成長は間隔 が2μmと狭い2本のリッジの間を埋め込むために、埋 め込む部分とそれ以外の部分との領域選択性に難がある という問題点の他に、光の閉じ込め、及び電極による光 損失の回避に必要となる1.5~2µm程度の厚みを持 つ上部クラッド層26,26を、その下の高抵抗層まで 彫り込んだ段差の大きいリッジ形状を平坦に埋め込むと とは極めて難しく、髙度の制御性を必要とするという欠 点もあった。また、埋込層28を髙抵抗にする際に、被 埋込層28であるリッジ部分のp型半導体からの不純物 拡散の影響を受けるために、成長条件の制御がさらに難 しくなり、製造歩留りを著しく低下させるという欠点が あった。

【0008】さらに、導電性基板の使用は、基板上の配線に伴う浮遊容量の増加をもたらし、他の電気素子とのモノリシック集積化における素子間分離を困難にするなどの問題も有しており、素子性能に悪影響を及ぼすという欠点もあった。また、下部電極11を前記n-InP基板2の底面に配置しなければならないために、工程が煩雑になり製品のコストアップにつながるという欠点もある。

【0009】また、従来の光スイッチ1(21)においては、各々の光導波路12,13(29,30)の電気制御を独立に行うため、各導波路12,13(29,30)の電気的な分離が必要であるが、従来の導電性基板を用いた方法では、この分離を実現するために、スイッチを構成するエピタキシャル結晶よりなる多層構造の内、上部クラッド層へ導電性の拡散層を形成したり、上部クラッド層をリッジ状に加工した後、この段差の大きなリッジ形状を高抵抗ないしノンドープの結晶層で再度埋め込むことによりスイッチを形成していたために、難度の高い製造技術が必要となり、素子製造の歩留りを確保することが困難であった。

【0010】本発明は、上記の事情に鑑みてなされたものであって、従来の様々な問題点や欠点を解決するとともに、光導波路間の電気的分離に伴う素子加工または結晶成長の工程上の困難を解決し、製造歩留りを向上させることができる導波路型光スイッチ及びその製造方法を提供することにある。

#### [0011]

【課題を解決するための手段】上記課題を解決するため に、本発明は下記のような導波路型光スイッチ及びその 製造方法を採用した。すなわち、請求項1記載の導波路型光スイッチは、半絶縁性基板と、該半絶縁性基板の上 に設けられ、半絶縁層または高抵抗層のいずれかにより 互いに分離された選蛋性の複数の第1のクラッド層と

ラッド層と同一導電型の第2のクラッド層と、前記複数の第2のコア層の上に設けられた第1の電極と、前記半 絶縁性基板上に設けられた複数の第2の電極とを具備 し、前記第1のコア層と複数の第2のコア層とによりそ れぞれ光導波路が構成され、これらの光導波路に印加す

10

れぞれ光導放路が構成され、これらの光導放路に印加する電圧または注入する電流の大きさを制御することにより該光導波路内を伝播する光の光路を切り替えることを特徴としている。

【0015】また、請求項5記載の導波路型光スイッチは、請求項1、2、3または4記載の導波路型光スイッチにおいて、前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層は、量子井戸構造、量子細線構造、量子箱構造のいずれかにより構成されてなることを特徴としている。

【0016】また、請求項6記載の導波路型光スイッチは、請求項3または4記載の導波路型光スイッチにおいて、前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層は、アンドーブの量子井戸層と、n型の導電性を有するn型導電層と、これらの層の中間の導電性を有し、少なくともその一部がp型の導電型を有し、かつ前記量子井戸層及びn型導電層を構成する半導体よりもバンドギャップの広い半導体からなる中間層とからなる3層構造により構成されてなることを特徴としている

【0017】また、請求項7記載の導波路型光スイッチは、請求項6記載の導波路型光スイッチにおいて、前記幅広の方のコア層は、前記3層構造を繰り返してなる多層構造により構成されてなることを特徴としている。

【0018】また、請求項8記載の導波路型光スイッチは、半絶縁性基板と、該半絶縁性基板の上に設けられ、半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層と、前記複数の第1のクラッド層と反対導電型の第2のクラッド層と、前記複数のコア層の上に設けられた第1の電極と、前記半絶縁性基板上に設けられた複数の第2の電極とを具備し、前記複数のコア層に印加する電圧または注入する電流の大きさを制御することにより該光導波路内を伝播する光の光路を切り替えることを特徴としている。

【0019】また、請求項9記載の導波路型光スイッチは、半絶縁性基板と、該半絶縁性基板の上に設けられ、半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層と、前記複数の第1のクラッド層との上に設けられ互いに平行なる複数のコア層と、これらコア層の上に設けられ前記第1のクラッド層と同一導電型の第2のクラッド層と、前記複数のコア層の上に設けられた第1の電極と、前記半絶縁性基板上に設けられた複数の第2の電極とを具備し、前記複数のコア層に印加する電圧または注入する電流の大き

前記複数の第1のクラッド層各々の上に設けられ互いに 平行なる複数の第1のコア層と、これら第1のコア層の 上に設けられた第2のコア層と、該第2のコア層の上に 設けられ前記第1のクラッド層と反対導電型の第2のク ラッド層と、前記第2のコア層の上に設けられた第1の 電極と、前記半絶縁性基板上に設けられた複数の第2の 電極とを具備し、前記複数の第1のコア層と第2のコア 層とによりそれぞれ光導波路が構成され、これらの光導 波路に印加する電圧または注入する電流の大きさを制御 することにより該光導波路内を伝播する光の光路を切り 替えることを特徴としている。

【0012】また、請求項2記載の導波路型光スイッチ は、半絶縁性基板と、該半絶縁性基板の上に設けられ、 半絶縁層または高抵抗層のいずれかにより互いに分離さ れた導電性の複数の第1のクラッド層と、前記複数の第 1のクラッド層の上に設けられた第1のコア層と、該第 1のコア層の上かつ前記複数の第1のクラッド層それぞ れの上方に互いに平行に設けられた複数の第2のコア層 と、これら第2のコア層の上に設けられ前記第1のクラ ッド層と反対導電型の第2のクラッド層と、前記複数の 20 第2のコア層の上に設けられた第1の電極と、前記半絶 縁性基板上に設けられた複数の第2の電極とを具備し、 前記第1のコア層と複数の第2のコア層とによりそれぞ れ光導波路が構成され、これらの光導波路に印加する電 圧または注入する電流の大きさを制御することにより該 光導波路内を伝播する光の光路を切り替えることを特徴 としている。

【0013】また、請求項3記載の導波路型光スイッチは、半絶縁性基板と、該半絶縁性基板の上に設けられ、半絶縁層または髙抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層と、前記複数の第1のコア層と、これら第1のコア層の上部に設けられた第2のコア層と、該第2のコア層の上に設けられた第2のコア層と同一導電型の第2のクラッド層と、前記第2のコア層の上に設けられた第1の電極と、前記半絶縁性基板上に設けられた複数の第2の電極とを具備し、前記複数の第1のコア層と第2のコア層とによりま光導波路が構成され、これらの光導波路に印加する電圧または注入する電流の大きさを制御することにより該光導波路内を伝播する光の光路を切り替えることを特徴としている。

【0014】また、請求項4記載の導波路型光スイッチは、半絶縁性基板と、該半絶縁性基板の上に設けられ、半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層と、前記複数の第1のクラッド層の上に設けられた第1のコア層と、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行に設けられた複数の第2のコア層と、これら第2のコア層の上部に設けられ前記第1のク

さを制御することにより該光導波路内を伝播する光の光 路を切り替えることを特徴としている。

【0020】また、請求項10記載の導波路型光スイッ チは、請求項8または9記載の導波路型光スイッチにお いて、前記コア層は、量子井戸構造、量子細線構造、量 子箱構造のいずれかにより構成されてなることを特徴と している。

【0021】また、請求項11記載の導波路型光スイッ チは、請求項9記載の導波路型光スイッチにおいて、前 記コア層は、アンドープの量子井戸層と、n型の導電性 10 を有するn型導電層と、これらの層の中間の導電性を有 し、少なくともその一部がp型の導電型を有し、かつ前 記量子井戸層及びn型導電層を構成する半導体よりもバ ンドギャップの広い半導体からなる中間層とからなる3 層構造により構成されてなることを特徴としている。

【0022】また、請求項12記載の導波路型光スイッ チは、請求項11記載の導波路型光スイッチにおいて、 前記コア層は、前記3層構造を繰り返してなる多層構造 により構成されてなることを特徴としている。

【0023】また、請求項13記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層のクラッド層を形成すべき部分以外 の部分に該結晶層を半絶縁化または高抵抗化する元素を 注入して互いに分離された複数の第1のクラッド層を形 成し、次いで、これら複数の第1のクラッド層各々の上 に互いに平行なる複数の第1のコア層、これら第1のコ ア層の上に第2のコア層、該第2のコア層の上に前記第 1のクラッド層と反対導電型の第2のクラッド層を順次 形成し、次いで、前記第2のコア層の上に第1の電極 を、また前記半絶縁性基板上に複数の第2の電極をそれ 30 ぞれ形成することを特徴としている。

【0024】また、請求項14記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層のクラッド層を形成すべき部分以外 の部分に該結晶層を半絶縁化または高抵抗化する元素を 注入して互いに分離された複数の第1のクラッド層を形 成し、次いで、これら複数の第1のクラッド層の上に第 1のコア層、該第1のコア層の上かつ前記複数の第1の クラッド層それぞれの上方に互いに平行なる複数の第2 のコア層、これら第2のコア層の上に前記第1のクラッ ド層と反対導電型の第2のクラッド層を順次形成し、次 いで、前記第2のコア層の上に第1の電極を、また前記 半絶縁性基板上に複数の第2の電極をそれぞれ形成する ととを特徴としている。

【0025】また、請求項15記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層のクラッド層を形成すべき部分以外 の部分に該結晶層を半絶縁化または高抵抗化する元素を 注入して互いに分離された複数の第1のクラッド層を形

に互いに平行なる複数の第1のコア層、これら第1のコ ア層の上に第2のコア層、該第2のコア層の上に前記第 1のクラッド層と同一導電型の第2のクラッド層を順次 形成し、次いで、前記第2のコア層の上に第1の電極 を、また前記半絶縁性基板上に複数の第2の電極をそれ ぞれ形成することを特徴としている。

【0026】また、請求項16記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層のクラッド層を形成すべき部分以外 の部分に該結晶層を半絶縁化または髙抵抗化する元素を 注入して互いに分離された複数の第1のクラッド層を形 成し、次いで、これら複数の第1のクラッド層の上に第 1のコア層、該第1のコア層の上かつ前記複数の第1の クラッド層それぞれの上方に互いに平行なる複数の第2 のコア層、これら第2のコア層の上に前記第1のクラッ ド層と同一導電型の第2のクラッド層を順次形成し、次 いで、前記第2のコア層の上に第1の電極を、また前記 半絶縁性基板上に複数の第2の電極をそれぞれ形成する ことを特徴としている。

【0027】また、請求項17記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層を選択除去して互いに分離された所 定の形状の複数の第1のクラッド層とし、前記結晶層の 選択除去された部分に半絶縁層または高抵抗層を形成 し、次いで、これら複数の第1のクラッド層各々の上に 互いに平行なる複数の第1のコア層、これら第1のコア 層の上に第2のコア層、該第2のコア層の上に前記第1 のクラッド層と反対導電型の第2のクラッド層を順次形 成し、次いで、前記第2のコア層の上に第1の電極を、 また前記半絶縁性基板上に複数の第2の電極をそれぞれ 形成することを特徴としている。

【0028】また、請求項18記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層を選択除去して互いに分離された所 定の形状の複数の第1のクラッド層とし、前記結晶層の 選択除去された部分に半絶縁層または高抵抗層を形成 し、次いで、これら複数の第1のクラッド層の上に第1 のコア層、該第1のコア層の上かつ前記複数の第1のク ラッド層それぞれの上方に互いに平行なる複数の第2の コア層、これら第2のコア層の上に前記第1のクラッド 層と反対導電型の第2のクラッド層を順次形成し、次い で、前記第2のコア層の上に第1の電極を、また前記半 絶縁性基板上に複数の第2の電極をそれぞれ形成すると とを特徴としている。

【0029】また、請求項19記載の導波路型光スイッ チの製造方法は、半絶縁性基板の表面に導電性の結晶層 を形成し、該結晶層を選択除去して互いに分離された所 定の形状の複数の第1のクラッド層とし、前記結晶層の 選択除去された部分に半絶縁層または高抵抗層を形成 成し、次いで、これら複数の第1のクラッド層各々の上 50 し、次いで、これら複数の第1のクラッド層各々の上に 互いに平行なる複数の第1のコア層、これら第1のコア層の上に第2のコア層、該第2のコア層の上に前記第1のクラッド層と同一導電型の第2のクラッド層を順次形成し、次いで、前記第2のコア層の上に第1の電極を、また前記半絶縁性基板上に複数の第2の電極をそれぞれ形成することを特徴としている。

【0030】また、請求項20記載の導波路型光スイッチの製造方法は、半絶縁性基板の表面に導電性の結晶層を形成し、該結晶層を選択除去して互いに分離された所定の形状の複数の第1のクラッド層とし、前記結晶層の 10 選択除去された部分に半絶縁層または高抵抗層を形成し、次いで、これら複数の第1のクラッド層の上に第1のコア層、該第1のコア層の上かつ前記複数の第1のクラッド層それぞれの上方に互いに平行なる複数の第2のコア層、これら第2のコア層の上に前記第1のクラッド層と同一導電型の第2のクラッド層を順次形成し、次いで、前記第2のコア層の上に第1の電極を、また前記半絶縁性基板上に複数の第2の電極をそれぞれ形成することを特徴としている。

【0031】上述した半絶縁性基板とは、半導体基板の 20 うちで室温付近で絶縁体となるものであり、例えば、インジウムリン(InP)、ガリウムヒ素(GaAs)等のIII-V族化合物半導体が挙げられる。また、結晶層を半絶縁化または高抵抗化する元素としては、例えばInPやGaAs等のIII-V族化合物半導体の結晶層の場合では、酸素(O)、水素(H)、鉄(Fe)、クロム(Cr)等が効果的である。

[0032]

【作用】本発明の請求項1、2、3または4記載の導波路型光スイッチでは、半絶縁性基板を用いることにより、基板による光の吸収がなくなり、該半絶縁性基板を下部クラッドの一部として利用することが可能になる。したがって、第1のクラッド層を薄層化でき、小型化が可能となる。また、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に他の素子とのモノリシック集積化が可能となり、配線などの浮遊容量を削減でき、素子動作の高速化が可能となる。

【0033】また、半絶縁性基板上に半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層を形成することにより、これらの第1のクラッド層における電気的分離が良好になる。また、第1のコア層と第2のコア層とにより複数の光導波路を構成することにより、コア層の厚みを減少させ、埋め込み成長時の段差を0.5μm程度以下に低減することが可能になり、埋め込み成長の困難性を緩和することができる。したがって、製造が容易で高い歩留りの導波路型光スイッチを提供することが可能になる。

【0034】また、請求項5記載の導波路型光スイッチでは、前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層を、量子井戸構造、量子細線構造、量子 50

14

箱構造のいずれかにより構成することにより、スイッチングに要する動作電圧が低下する。

【0035】また、請求項6記載の導波路型光スイッチでは、前記第1及び第2のコア層のうち、少なくとも幅広の方のコア層を、アンドープの量子井戸層と、n型の導電性を有するn型導電層と、これらの層の中間の導電性を有し、少なくともその一部がp型の導電型を有し、かつ前記量子井戸層及びn型導電層を構成する半導体よりもバンドギャップの広い半導体からなる中間層とからなる3層構造とすることにより、スイッチングに要する動作電圧がさらに低下する。

【0036】また、請求項7記載の導波路型光スイッチでは、前記幅広の方のコア層を、前記3層構造を繰り返してなる多層構造により構成することにより、スイッチングに要する動作電圧がさらに低下する。

【0037】また、請求項8または9記載の導波路型光スイッチでは、半絶縁性基板を用いることにより、基板による光の吸収がなくなり、該半絶縁性基板を下部クラッドの一部として利用することが可能になる。したがって、第1のクラッド層を薄層化でき、小型化が可能となる。また、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に他の素子とのモノリシック集積化が可能となり、配線などの浮遊容量を削減でき、素子動作の高速化が可能となる。

【0038】また、半絶縁性基板上に半絶縁層または高抵抗層のいずれかにより互いに分離された導電性の複数の第1のクラッド層を形成することにより、これらの第1のクラッド層における電気的分離が良好になる。また、一重構造のコア層により複数の光導波路を構成することにより、埋め込み成長の困難性を緩和することができる。したがって、製造が容易で高い歩留りの導波路型光スイッチを提供することが可能になる。

【0039】また、請求項10記載の導波路型光スイッチでは、前記コア層を、量子井戸構造、量子細線構造、量子箱構造のいずれかにより構成することにより、スイッチングに要する動作電圧が低下する。

【0040】また、請求項11記載の導波路型光スイッチでは、前記コア層を、アンドーブの量子井戸層と、n型の導電性を有するn型導電層と、これらの層の中間の導電性を有し、少なくともその一部がp型の導電型を有し、かつ前記量子井戸層及びn型導電層を構成する半導体よりもバンドギャップの広い半導体からなる中間層とからなる3層構造とすることにより、スイッチングに要する動作電圧がさらに低下する。

【0041】また、請求項12記載の導波路型光スイッチでは、前記コア層を、前記3層構造を繰り返してなる 多層構造により構成することにより、スイッチングに要する動作電圧がさらに低下する。

【0042】また、請求項13、14、15または16 記載の導波路型光スイッチの製造方法では、半絶縁性基

板の表面に形成された導電性の結晶層のクラッド層を形成すべき部分以外の部分に該結晶層を半絶縁化または高抵抗化する元素を注入することにより、互いに分離され電気的分離が良好な導電性の複数の第1のクラッド層を形成する。この第1のクラッド層は導波路へ及ぼす電気的作用を良好に分離するため、1.5~2μmと厚い上部クラッド層を再成長で埋め込む工程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0043】また、これら複数の第1のクラッド層の上に第1のコア層、第2のコア層、第2のクラッド層を順 10次形成することにより、各導波路へ独立に電気的作用を及ぼすことが可能になる。さらに、コア層のみを埋め込むことにより、この層の膜厚は0.5μm以下とすることが可能となり、埋め込み成長が極めて容易となる。したがって、従来においてなされた段差の大きな部分への埋め込み成長が不要になる。また、半絶縁性基板を用いることにより、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に素子を集積化することが容易となる。

【0044】また、請求項17,18,19または20記載の導波路型光スイッチの製造方法では、半絶縁性基板の表面に形成された導電性の結晶層を選択除去し、この選択除去された部分に半絶縁層または高抵抗層を形成することにより、互いに分離され電気的分離が良好な導電性の複数の第1のクラッド層を形成する。この第1のクラッド層は導波路へ及ぼす電気的作用を良好に分離するため、1.5~2μmと厚い上部クラッド層を再成長で埋め込む工程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0045】また、これら複数の第1のクラッド層の上 30 に第1のコア層、第2のコア層、第2のクラッド層を順次形成することにより、各導波路へ独立に電気的作用を及ぼすことが可能になる。さらに、コア層のみを埋め込むことにより、この層の膜厚は0.5μm以下とすることが可能となり、埋め込み成長が極めて容易となる。したがって、従来においてなされた段差の大きな部分への埋め込み成長が不要になる。また、半絶縁性基板を用いることにより、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に素子を集積化することが容易となる。 40

[0046]

【実施例】以下、本発明に係る導波路型光スイッチ及び その製造方法の各実施例について説明する。

(第1実施例)図1は本発明の第1実施例である導波路型光スイッチ(以下、光スイッチと略称)31を示す断面図で、電流の注入または電圧の印加により動作する方向性結合器型光スイッチである。この光スイッチ31はpinの導電性縦構造を有するもので、半絶縁性半導体基板であるInP基板32の表面には、高抵抗InP層33,…により互いに分離され不純物濃度が5×10<sup>17</sup>

cm<sup>-</sup>3の導電性の2つのn-InP下部クラッド層(第 1のクラッド層)34,34が形成されている。 【0047】 これら下部クラッド層34、34の上に は、ノンドープInPバッファ層35が形成され、該バ ッファ層35の上かつ下部クラッド層34,34の上方 には、電気的に分離されかつ互いに平行なノンドープI nGaAsP第1コア層36,36が形成され、これら の上に高抵抗またはノンドープInP埋込層37、ノン ドープInGaAsP第2コア層38、不純物濃度が5 ×10<sup>17</sup> c m<sup>-3</sup>となるように不純物がドーピングされた p-InP上部クラッド層(第2のクラッド層)39、 不純物濃度が5×101°cm-3となるように不純物がド ーピングされたp-InGaAsコンタクト層40が順 次エピタキシャル成長され、これらバッファ層35ない しコンタクト層40が導波路型光スイッチの構造に加工 されている。

【0048】このコンタクト層40の上にはAuZnNi合金とAuを積層した金属蒸着膜からなる上部電極(第1の電極)41が形成され、下部クラッド層34、34それぞれの上にはAuGeNi合金とAuを積層した金属蒸着膜からなる下部電極(第2の電極)42,42が形成されている。そして、2つの第1コア層36、36と第2コア層38とにより光導波路43,44が構成されている。

【0049】次に、この光スイッチ31の製造方法について図2ないし図6に基づき説明する。まず、図2に示すように、InP基板32の上にエピタキシャル成長により不純物濃度が5×10<sup>17</sup>cm<sup>-3</sup>のn-InP結晶層46を形成する。次いで、図3に示すように、n-InP結晶層46のクラッド層を形成すべき領域46aの上にマスクとなる酸化ケイ素(SiO<sub>2</sub>)膜47を形成し、n-InP結晶層46の領域46bに酸素(O)イオン注入48を行い当該領域46bを高抵抗InP層33とし、下部クラッド層34、34を形成する。次いで、図4に示すように、SiO<sub>2</sub>膜47を取り除き、結晶層46の上にエピタキシャル成長によりバッファ層35、ノンドープInGaAsP層49を形成し、このInGaAsP層49を所定の形状に加工し、第1コア層36、36とする。

【0050】次いで、図5に示すように、バッファ層35及び第1コア層36、36の上に、埋込層37、第2コア層38、上部クラッド層39、コンタクト層40を順次エピタキシャル成長する。次いで、図6に示すように、エピタキシャル成長したバッファ層35ないしコンタクト層40を導波路型光スイッチの構造に加工し、蒸着によりコンタクト層40の上に上部電極41を、また下部クラッド層34、34それぞれの上に下部電極42を形成する。以上により、光スイッチ31を製造することができる。

0 【0051】この光スイッチ31では、上部電極41に

分への埋め込み成長が不要になる。 【0056】なな、この半さん。45

プラス、下部電極42にマイナスの電圧を加え、pin 構造に対して順方向バイアス状態にすると電極を通して各層へ電流が流れる。この電流により第2コア層38に注入されたキャリアが第2コア層38の屈折率を変化させるため、光導波路43,44各々の第1コア層36を通る光の伝播定数が、方向性結合器の完全結合状態より変化し光のスイッチングが生じる。また、上部電極41にマイナス、下部電極42にプラスの電圧を加え、pin構造に対して逆バイアス状態にすると、電極を介して電界が各層に加わる。この電界に基づく電気光学効果に10よって屈折率変化が第1コア層36に生じ、電流注入の場合と同様な光のスイッチングが起こる。

【0052】以上説明したように、この光スイッチ31によれば、半絶縁性基板であるInP基板32を用いたので、基板による光の吸収がなくなり該InP基板32を下部クラッドの一部として利用することができる。したがって、下部クラッド層34を薄層化することができ小型化が可能となる。また、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に他の素子とのモノリシック集積化が可能となり、配線などの浮20遊容量を削減でき、素子動作の高速化が可能となる。

【0053】また、InP基板32上に高抵抗InP層33、…により互いに分離された下部クラッド層34、34が形成されているので、これらの下部クラッド層34、34における電気的分離を良好にすることができる。また、第1コア層36、36と第2コア層38とにより複数の光導波路43、44を構成したので、これらのコア層の厚みを減少させることができ、埋め込み成長時の段差を0、5μm程度以下に低減することができ、埋め込み成長の困難性を緩和することができる。したが30って、製造が容易で高い歩留りの導波路型光スイッチを提供することができる。

【0054】また、この光スイッチ31の製造方法によれば、InP基板32上にn-InP結晶層46を形成し、該n-InP結晶層46の領域46bに酸素(O)イオン注入48を行い当該領域46bを高抵抗InP層33とし、下部クラッド層34、34を形成することとしたので、互いに分離され電気的分離が良好な下部クラッド層34、34を形成することができ、したがって1.5~2μmと厚いクラッド層を再成長で埋め込む工40程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0055】また、InP基板32の上にエピタキシャル成長によりバッファ層35、第1コア層36、36、埋込層37、第2コア層38、上部クラッド層39、コンタクト層40を形成することとしたので、各導波路へ独立に電気的作用を及ぼすことができ、さらに、コア層のみを埋め込むことにより当該層の膜厚を0.5μm以下とすることができ、埋め込み成長が極めて容易となる。したがって、従来においてたまれた段差の大きた部

【0056】なお、この光スイッチ31においては、半絶縁性基板としてInP基板32を用いたが、該InP基板32に限定されることなく様々な材料の半絶縁性基板を適用することが可能である。例えば、GaAs基板を用いた場合では、該GaAs基板にGaAsとAlGaAsをエピタキシャル成長させても同様の効果を奏することができる。

【0057】(第2実施例)図7は本発明の第2実施例である導波路型光スイッチ51を示す断面図で、電流の注入または電圧の印加により動作する方向性結合器型光スイッチである。なお、図中、上述した光スイッチ31と同一の構成要素には同一の符号を付し説明を省略する。この光スイッチ51はpinの導電性縦構造を有するもので、InP基板32の表面には、高抵抗InP層52.…により互いに分離された2つの下部クラッド層34、34が形成されている。

【0058】 これら下部クラッド層34、34の上にバッファ層35、ノンドーブInGaAlAs量子井戸層とInAlAsバリア層からなる多重量子井戸構造の第1コア層53、ノンドーブInPエッチストップ層54、不純物濃度が5×10<sup>17</sup> cm<sup>-3</sup>となるように不純物がドーピングされて電気的に分離されかつ互いに平行なpーInGaAsP第2コア層55、55が順次エピタキシャル成長され、このエッチストップ層54及び第2コア層55、55の上に上部クラッド層39、コンタクト層40が順次エピタキシャル成長され、これらバッファ層35ないしコンタクト層40が導波路型光スイッチの構造に加工されている。

【0059】とのコンタクト層40の上には上部電極41が形成され、下部クラッド層34,34それぞれの上には下部電極42,42が形成されている。そして、第1コア層53と2つの第2コア層55,55とにより光導波路56,57が構成されている。

【0060】次に、この光スイッチ51の製造方法について図8ないし図13に基づき説明する。まず、図8に示すように、InP基板32の上にエピタキシャル成長によりn-InP結晶層46を形成する。次いで、図9に示すように、n-InP結晶層46のクラッド層を形成すべき領域46aの上にマスクとなるSiOz膜47を形成し、ドライエッチング加工またはウエットエッチング加工によりn-InP結晶層46の領域46a以外の領域46bを除去し、除去されなかった領域46a、46aを下部クラッド層34、34とする。次いで、図10に示すように、SiOz膜47をマスクとして領域46bに高抵抗InP層52を選択成長させて表面の平坦化を行い、その後SiOz膜47を取り除く。

のみを埋め込むことにより当該層の膜厚を 0.5 μ m以 【0061】次いで、図11に示すように、下部クラッドとすることができ、埋め込み成長が極めて容易とな ド層 34,34及び高抵抗 I n P層 52,…の上に、エる。したがって、従来においてなされた段差の大きな部 50 ビタキシャル成長によりバッファ層 35、第1コア層 5

3、エッチストップ層54、p-InGaAsP層58を形成する。次いで、図12に示すように、p-InGaAsP層58を形成する。次いで、図12に示すように、p-InGaAsP層58を形定の形状に加工し、第2コア層55、55とする。次いで、このエッチストップ層54及び第2コア層55、55の上に、上部クラッド層39、コンタクト層40を順次エピタキシャル成長する。

【0062】次いで、図13に示すように、エピタキシャル成長したバッファ層35ないしコンタクト層40を導波路型光スイッチの構造に加工し、蒸着によりコンタクト層40の上に上部電極41を、また下部クラッド層 1034,34それぞれの上に下部電極42を形成する。以上により、光スイッチ51を製造することができる。

【0063】この光スイッチ51では、上部電極41にプラス、下部電極42にマイナスの電圧を加え、pin構造に対して順方向バイアス状態にすると電極を通して各層へ電流が流れる。この電流により第2コア層55に注入されたキャリアが第2コア層55の屈折率を変化させるため、光導波路56,57各々の第2コア層55を通る光の伝播定数が、方向性結合器の完全結合状態より変化し光のスイッチングが生じる。また、上部電極41にマイナス、下部電極42にプラスの電圧を加え、pin構造に対して逆バイアス状態にすると、電極を介して電界が各層に加わる。この電界に基づく量子閉じ込めシュタルク効果により、多重量子井戸構造からなる第1コア層53に屈折率変化が生じ、電流注入の場合と同様な光のスイッチングが起こる。

【0064】以上説明したように、この光スイッチ51によれば、半絶縁性基板であるInP基板32を用いたので、基板による光の吸収がなくなり該InP基板32を下部クラッドの一部として利用することができる。したがって、下部クラッド層34を薄層化することができか型化が可能となる。また、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に他の素子とのモノリシック集積化が可能となり、配線などの浮遊容量を削減でき、素子動作の高速化が可能となる。

【0065】また、InP基板32の表面に、高抵抗InP層52,…により互いに分離された2つの下部クラッド層34,34が形成されているので、これら下部クラッド層34,34における電気的分離を良好にすることができる。また、第1コア層53と第2コア層55,55とにより複数の光導波路56,57を構成したので、これらのコア層の厚みを減少させることができ、埋め込み成長時の段差を0.5μm程度以下に低減することができ、埋め込み成長の困難性を緩和することができる。したがって、製造が容易で高い歩留りの導波路型光スイッチを提供することができる。

【0066】また、第1コア層53をノンドープInG aAlAs 量子井戸層とInAlAsバリア層からなる 多重量子井戸構造としたので、スイッチングに要する動 作電圧をさらに低下させることができる。 【0067】また、この光スイッチ51の製造方法によれば、ドライエッチング加工またはウエットエッチング加工によりInP基板32上に形成されたn-InP結晶層46の領域46bを除去し、当該領域46bに高抵抗InP層52を選択成長させて下部クラッド層34、34を形成することとしたので、互いに分離され電気的分離が良好な下部クラッド層34を形成することができ、したがって1.5~2μmと厚いクラッド層を再成長で埋め込む工程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0068】また、下部クラッド層34,34及び高抵抗InP層52,…の上に、エピタキシャル成長によりバッファ層35、第1コア層53、エッチストップ層54、第2コア層55,55、上部クラッド層39、コンタクト層40を形成することとしたので、各導波路へ独立に電気的作用を及ぼすことができ、さらに、コア層のみを埋め込むことにより当該層の膜厚を0.5μm以下とすることができ、埋め込み成長が極めて容易となる。したがって、従来においてなされた段差の大きな部分への埋め込み成長が不要になる。

【0069】なお、この光スイッチ51においても、上述した光スイッチ31と同様、半絶縁性基板としてはInP基板32に限定されることなく様々な材料の半絶縁性基板を適用することが可能である。

【0070】(第3実施例)図14ないし図16は本発明の第3実施例である導波路型光スイッチ61を示す図であり、電流の注入または電圧の印加により動作する方向性結合器型光スイッチである。この光スイッチ61は、エピタキシャル層の構成は第1実施例の光スイッチ31と同様であり、異なる点は、バッファ層35ないしコンタクト層40を導波路型光スイッチの構造に加工した後に、このスイッチ本体部分62を囲む周囲部分(光導波路の引き廻し部分)63に高抵抗またはノンドーブのInP埋込層64を埋め込み、この埋込層64に表面から下部クラッド層34に至るスルーホール65,65を開け、各層との不必要な電気接触を避けるため絶縁膜66をこれらのスルーホール65,65内に配線金属膜からなる下部電極67を形成した点である。

40 【0071】との光スイッチ61では、上部電極41に ブラス、下部電極67にマイナスの電圧を加え、pin 構造に対する順方向バイアス状態にすると電極を通して 各層へ電流が流れる。との電流により第2コア層38に 注入されたキャリアが該第2コア層38の屈折率を変化 させるため、第1コア層36を通る光の伝播定数が、方 向性結合器の完全結合状態より変化し光のスイッチング が生じる。また、上部電極41にマイナス、下部電極6 7にプラスの電圧を加え、pin構造に対する逆バイア ス状態にすると、電極を介して電界が各層に加わる。と の電界に基づく電気光学効果によって屈折率変化が第1

れぞれの上には下部電極42,42が形成されている。 そして、2つの第1コア層36,36と第2コア層72

コア層36に生じ、電流注入の場合と同様な光のスイッ チングが起こる。

【0072】以上説明したように、この光スイッチ61においても、前記光スイッチ31と全く同様の作用・効果を奏することができる。しかも、スイッチ本体部分62を囲む周囲部分63を埋込層64により形成したので、導電性結晶による光の吸収が避けられ、光導波損失の低減を図ることができる。

【0073】なお、上部クラッド層39については、光の閉じ込めを強め、曲線導波路での放射損失を低減させ 10 るため、図17に示すようにリッジ構造68としてもよい。また、第2コア層38は、InGaAsP結晶により構成することとしたが、前記結晶以外の構成、例えばInGaAs/InAlAsのような多重量子井戸構造としてもよい。この場合、該第2コア層38の光吸収が無視できず、引き廻し導波路のコア層として不適な場合は、このコア層まで除去し、改めてノンドープInGaAsPコア層及び高抵抗またはノンドープのInP上部クラッド層を埋め込み成長してもよい。

【0074】また、この光スイッチ61においても、上 20 述した光スイッチ31,51と同様に該InP基板32 に限定されることなく様々な材料の半絶縁性基板を適用 することが可能である。

【0075】(第4実施例)図18は本発明の第4実施例である導波路型光スイッチ71を示す断面図で、電圧の印加により動作する方向性結合器型光スイッチである。また、図19及び図20は該光スイッチ71の第2コア層のバンドダイアグラムである。なお、図中、上述した光スイッチ31,51,61と同一の構成要素には同一の符号を付し説明を省略する。

【0076】との光スイッチ71は、同一導電型の導電性縦構造を有するもので、下部クラッド層、上部クラッド層及びコンタクト層を同一導電型(n型)の構造とすること、及び第2コア層を電圧の印加によって屈折率が大きく変化する量子井戸構造とする点に特徴がある。

【0077】 この光スイッチ71は、表面に高抵抗 I n P層33, …により互いに分離された下部クラッド層34,34が形成された I n P基板32上に、バッファ層35、第1コア層34,34が順次形成され、これらの上に埋込層37、第2コア層72、不純物濃度が5×10<sup>17</sup> cm<sup>-3</sup>となるように不純物がドーピングされたn-In P上部クラッド層(第2のクラッド層)73、不純物濃度が5×10<sup>18</sup> cm<sup>-3</sup>となるように不純物がドーピングされたn-In GaAsコンタクト層74が順次エピタキシャル成長され、これらバッファ層35ないしコンタクト層74が導波路型光スイッチの構造に加工されている。

【0078】コンタクト層74の上にはAuGeNi合金とAuを積層した金属蒸着膜からなる上部電極(第1の電極)75が形成され、下部クラッド層34,34そ50

そして、2つの第1コア層36,36と第2コア層72とにより光導波路76,77が構成されている。 【0079】第2コア層72は、n-InGaAIAs

【0079】第2コア層72は、n-InGaAlAs 層72a、p-InAlAs 層72b、ノンドープのInGaAs 層72c、n-InGaAlAs 層72dの 4層からなり、InGaAs 層72cが量子井戸となっている。

【0080】この光スイッチ71を製造するには、InP基板32の表面に高抵抗InP層33、…により互いに分離された下部クラッド層34、34を形成し、このInP基板32の上にエピタキシャル成長によりInPバッファ層35、第1コア層36、36を形成し、次いでこれらの上に埋込層37、第2コア層72、上部クラッド層73、コンタクト層74を形成し、バッファ層35ないしコンタクト層74を導波路型光スイッチの構造に加工し、蒸着によりコンタクト層74の上に上部電極75を、また下部クラッド層34、34それぞれの上に下部電極42を形成する。

【0081】 ことで、第2コア層72のバンドダイアグラムについて説明する。との第2コア層72に電界が印加されていない場合、図19に示すように、InGaAs層72cの量子井戸内の電子の第1量子準位E。は、フェルミ準位E。より上にあるため、量子井戸内の電子濃度は低い。

【0082】ここで、第2コア層72に電界を印加した場合、例えば図20に示すように図中右側へプラスの電位をかける、すなわちn-InGaAlAs層72aとp-InAlAs層72bとの間のpn接合に逆バイアスをかけると、量子井戸の電子の第1量子準位E・はフェルミ準位E・より下がるため、電子はn-InGaAlAs層72dよりInGaAs層72cの量子井戸内へ移動する。この結果、量子井戸内におけるエキシトンの効果が、移動した電子によるバンドフィリング効果によって抑制されるため、該第2コア層72の屈折率が変化する。したがって、この動作原理により、2本の光導波路76,77を通る光の伝播定数が、方向性結合器の完全結合状態より変化し、光のスイッチングが生じる。【0083】以上説明したように、この光スイッチ71によれば、半絶縁性基板であるInP基板32を用いたので、基板による光の吸収がなくなり該InP基板32を下部クラッドの一部として利用することができる。し

ので、基板による光の吸収がなくなり該 I n P基板32 を下部クラッドの一部として利用することができる。したがって、下部クラッド層34を薄層化することができ小型化が可能となる。また、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に他の素子とのモノリシック集積化が可能となり、配線などの浮遊容量を削減でき、素子動作の高速化が可能となる。

【0084】また、InP基板32上に高抵抗InP層33,…により互いに分離された下部クラッド層34,34が形成されているので、これら下部クラッド層3

4,34における電気的分離を良好にすることができ る。また、第1コア層36,36と第2コア層72とに より複数の光導波路76、77を構成したので、これら のコア層の厚みを減少させることができ、埋め込み成長 時の段差を0.5 m 程度以下に低減することができ、 埋め込み成長の困難性を緩和することができる。したが って、製造が容易で高い歩留りの導波路型光スイッチを 提供することができる。

【0085】さらに、第2コア層72を、n-InGa AlAs層72a、p-InAlAs層72b、ノンド 10 ープのInGaAs層72c、n-InGaAlAs層 72dの4層からなり、InGaAs層72cを量子井 戸構造としたので、スイッチングに要する動作電圧をさ らに低下させることができる。

【0086】なお、この光スイッチ71においては第2 コア層72を単一量子井戸構造としたが、該単一量子井 戸構造を繰り返した多重量子井戸構造、例えば上述した n-InGaAlAs層72a、p-InAlAs層7 2b、ノンドープのInGaAs層72c、n-InG aA1As層72dの4層を周期的に繰り返した多重量 20 子井戸構造としてもよい。この場合、スイッチングに要 する動作電圧をさらに低下させることができる。

【0087】また、この光スイッチ71においても、上 述した光スイッチ31、51、61と同様に該InP基 板32に限定されることなく様々な材料の半絶縁性基板 を適用することが可能である。

[0088]

【発明の効果】以上説明したように、本発明の請求項 1、2、3または4記載の導波路型光スイッチによれ は、半絶縁性基板を用いたので、基板による光の吸収が なくなり該半絶縁性基板を下部クラッドの一部として利 用することができる。したがって、第1のクラッド層を 薄層化することができ小型化が可能となる。また、他の 電気的作用を行う素子との間の素子間分離が容易とな り、同一基板上に他の素子とのモノリシック集積化が可 能となり、配線などの浮遊容量を削減でき、素子動作の 髙速化が可能となる。

【0089】また、半絶縁性基板上に半絶縁層または髙 抵抗層のいずれかにより互いに分離された導電性の複数 の第1のクラッド層を形成することとしたので、これら の第1のクラッド層における電気的分離を良好とすると とができる。また、第1のコア層と第2のコア層とによ り複数の光導波路を構成することとしたので、これらの コア層の厚みを減少させることができ、埋め込み成長時 の段差を0.5 µm程度以下に低減することができ、埋 め込み成長の困難性を緩和することができる。したがっ て、製造が容易で高い歩留りの導波路型光スイッチを提 供することができる。

【0090】また、請求項5記載の導波路型光スイッチ によれば、請求項1、2、3または4記載の導波路型光 50

スイッチにおいて、前記第1及び第2のコア層のうち、 少なくとも幅広の方のコア層を、量子井戸構造、量子細 線構造、量子箱構造のいずれかにより構成することとし たので、スイッチングに要する動作電圧を低下させると とができる。

【0091】また、請求項6記載の導波路型光スイッチ によれば、請求項3または4記載の導波路型光スイッチ において、前記第1及び第2のコア層のうち、少なくと も幅広の方のコア層を、アンドーブの量子井戸層と、n 型の導電性を有するn型導電層と、これらの層の中間の 導電性を有し、少なくともその一部がp型の導電型を有 し、かつ前記量子井戸層及びn型導電層を構成する半導 体よりもバンドギャップの広い半導体からなる中間層と からなる3層構造とすることとしたので、スイッチング に要する動作電圧をさらに低下させることができる。

【0092】また、請求項7記載の導波路型光スイッチ によれば、請求項6記載の導波路型光スイッチにおい て、前記幅広の方のコア層を、前記3層構造を繰り返し てなる多層構造により構成することとしたので、スイッ チングに要する動作電圧をさらに低下させることができ

【0093】また、請求項8または9記載の導波路型光 スイッチによれば、半絶縁性基板を用いることとしたの で、基板による光の吸収がなくなり該半絶縁性基板を下 部クラッドの一部として利用することができる。したが って、第1のクラッド層を薄層化することができ小型化 が可能となる。また、他の電気的作用を行う素子との間 の素子間分離が容易となり、同一基板上に他の素子との モノリシック集積化が可能となり、配線などの浮遊容量 を削減でき、素子動作の高速化が可能となる。

[0094]また、半絶縁性基板上に半絶縁層または高 抵抗層のいずれかにより互いに分離された導電性の複数 の第1のクラッド層を形成することとしたので、これら の第1のクラッド層における電気的分離を良好とすると とができる。また、一重構造のコア層により複数の光導 波路を構成することとしたので、埋め込み成長の困難性 を緩和することができる。したがって、製造が容易で髙 い歩留りの導波路型光スイッチを提供することが可能に なる。

【0095】また、請求項10記載の導波路型光スイッ チによれば、請求項8または9記載の導波路型光スイッ チにおいて、前記コア層を、量子井戸構造、量子細線構 造、量子箱構造のいずれかにより構成することとしたの で、スイッチングに要する動作電圧を低下させることが できる。

【0096】また、請求項11記載の導波路型光スイッ チによれば、請求項9記載の導波路型光スイッチにおい て、前記コア層を、アンドープの量子井戸層と、n型の 導電性を有するn型導電層と、これらの層の中間の導電 性を有し、少なくともその一部がp型の導電型を有し、

かつ前記量子井戸層及びn型導電層を構成する半導体よりもバンドギャップの広い半導体からなる中間層とからなる3層構造とすることとしたので、スイッチングに要する助作電圧をさらに低下させることができる。

【0097】また、請求項12記載の導波路型光スイッチによれば、請求項11記載の導波路型光スイッチにおいて、前記コア層を、前記3層構造を繰り返してなる多層構造により構成することとしたので、スイッチングに要する動作電圧をさらに低下させることができる。

【0098】また、請求項13、14、15または16 10 記載の導波路型光スイッチの製造方法によれば、半絶縁性基板の表面に形成された導電性の結晶層のクラッド層を形成すべき部分以外の部分に該結晶層を半絶縁化または高抵抗化する元素を注入して複数の第1のクラッド層を形成することとしたので、互いに分離され電気的分離が良好な第1のクラッド層を形成することができ、したがって1.5~2μmと厚い上部クラッド層を再成長で埋め込む工程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0099】また、これら複数の第1のクラッド層の上 20 に第1のコア層、第2のコア層、第2のクラッド層を順次形成することとしたので、各導波路へ独立に電気的作用を及ぼすことができる。さらに、コア層のみを埋め込むことにより、この層の膜厚は0.5μm以下とすることができ、埋め込み成長を極めて容易に行うことができる。したがって、従来においてなされた段差の大きな部分への埋め込み成長が不要になる。また、半絶縁性基板を用いることとしたので、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に素子を集積化することができる。 30

【0100】また、請求項17,18,19または20記載の導波路型光スイッチの製造方法によれば、半絶縁性基板の表面に形成された導電性の結晶層を選択除去し、この選択除去された部分に半絶縁層または高抵抗層を形成することとしたので、互いに分離され電気的分離が良好な第1のクラッド層を形成することができ、したがって1.5~2μmと厚い上部クラッド層を再成長で埋め込む工程や、亜鉛の拡散工程を避けることができ、製造が容易となる。

【0101】また、これら複数の第1のクラッド層の上 40 に第1のコア層、第2のコア層、第2のクラッド層を順次形成することとしたので、各導波路へ独立に電気的作用を及ぼすことができる。さらに、コア層のみを埋め込むことにより、この層の膜厚は0.5μm以下とすることができ、埋め込み成長を極めて容易に行うことができる。したがって、従来においてなされた段差の大きな部分への埋め込み成長が不要になる。また、半絶縁性基板を用いることとしたので、他の電気的作用を行う素子との間の素子間分離が容易となり、同一基板上に素子を集積化することができる。 50

【0102】以上により、従来、導波路間の電気分離を とるために必要としていた複雑な製造工程を省略するこ とができ、高い歩留りが期待できる導波路型光スイッチ 及びその製造方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の第1実施例の導波路型光スイッチを示す断面図である。

【図2】本発明の第1実施例の導波路型光スイッチの製造方法を示す過程図である。

) 【図3】本発明の第1実施例の導波路型光スイッチの製造方法を示す過程図である。

【図4】本発明の第1実施例の導波路型光スイッチの製造方法を示す過程図である。

【図5】本発明の第1実施例の導波路型光スイッチの製造方法を示す過程図である。

【図6】本発明の第1実施例の導波路型光スイッチの製造方法を示す過程図である。

【図7】本発明の第2実施例の導波路型光スイッチを示す断面図である。

○ 【図8】本発明の第2実施例の導波路型光スイッチの製造方法を示す過程図である。

【図9】本発明の第2実施例の導波路型光スイッチの製造方法を示す過程図である。

【図10】本発明の第2実施例の導波路型光スイッチの 製造方法を示す過程図である。

【図11】本発明の第2実施例の導波路型光スイッチの 製造方法を示す過程図である。

【図12】本発明の第2実施例の導波路型光スイッチの 製造方法を示す過程図である。

30 【図13】本発明の第2実施例の導波路型光スイッチの製造方法を示す過程図である。

【図14】本発明の第3実施例の導波路型光スイッチを示す斜視図である。

【図15】図14のA-A線に沿う断面図である。

【図16】図14のB-B線に沿う断面図である。

【図17】本発明の第3実施例の導波路型光スイッチの 上部クラッド層の変形実施例を示す断面図である。

【図18】本発明の第4実施例の導波路型光スイッチを示す断面図である。

(図19)本発明の第4実施例の導波路型光スイッチの 第2コア層のバンドダイアグラムを示す図である。

【図20】本発明の第4実施例の導波路型光スイッチの 第2コア層のバンドダイアグラムを示す図である。

【図21】従来の導波路型光スイッチを示す断面図であ る.

【図22】従来の導波路型光スイッチを示す断面図である。

#### 【符号の説明】

31 光スイッチ

50 32 In P基板 (半絶縁性基板)

33 高抵抗InP層

34 n-InP下部クラッド層(第1のクラッド層)

27

35 ノンドープのInPバッファ層

36 ノンドープInGaAsP第1コア層

37 髙抵抗またはノンドーブの In P埋込層

38 ノンドープInGaAsP第2コア層

39 p-InP上部クラッド層(第2のクラッド層)

40 p-InGaAsコンタクト層

41 上部電極(第1の電極)

42 下部電極(第2の電極)

43,44 光導波路

46 n-InP結晶層

46a クラッド層を形成すべき領域

46b 領域46a以外の領域

47 酸化ケイ素 (SiO<sub>2</sub>) 膜

48 酸素(O) イオン注入

49 ノンドープInGaAsP層

51 光スイッチ

52 髙抵抗InP層

53 多重量子井戸構造の第1コア層

54 ノンドープ In Pエッチストップ層

55 p-InGaAsP第2コア層

\*56,57 光導波路

58 p-InGaAsP層

61 光スイッチ

62 スイッチ本体部分

63 周囲部分

64 高抵抗またはノンドープのIn P埋込層

28

65 スルーホール

66 絶縁膜

67 下部電極

10 68 リッジ構造

71 光スイッチ

72 第2コア層

72a n-InGaAlAs層

72b p-InAlAs層

72c ノンドープInGaAs層(量子井戸)

72d n-InGaAlAs層

73 n-InP上部クラッド層(第2のクラッド層)

74 n-InGaAsコンタクト層

75 上部電極(第1の電極)

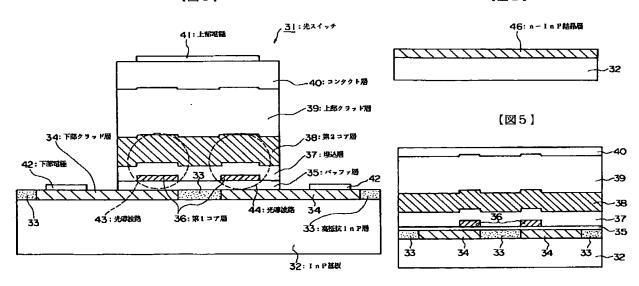
20 76,77 光導波路

E.1 量子井戸の電子の第1量子準位

\* E, フェルミ準位

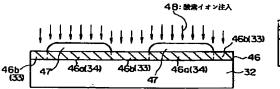
【図1】

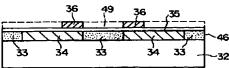
【図2】

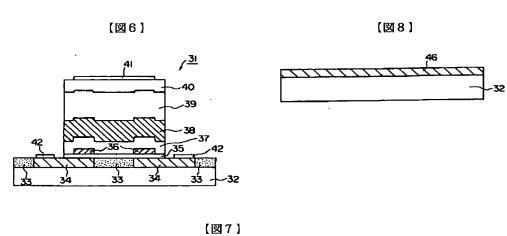


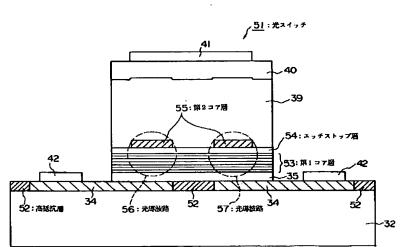
【図3】

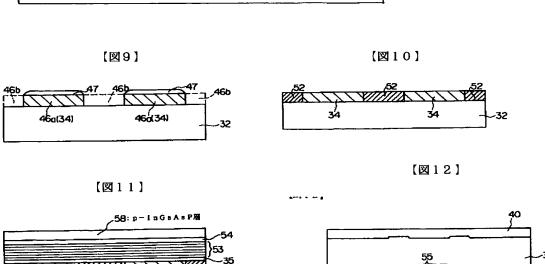
【図4】

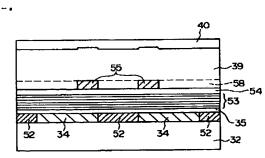


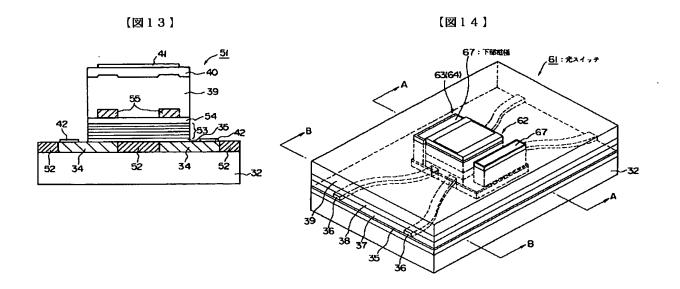


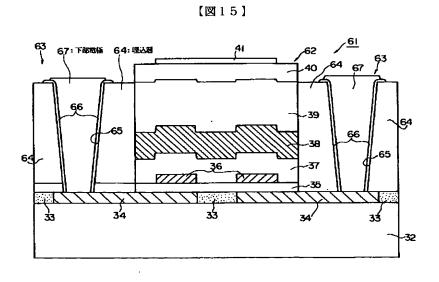


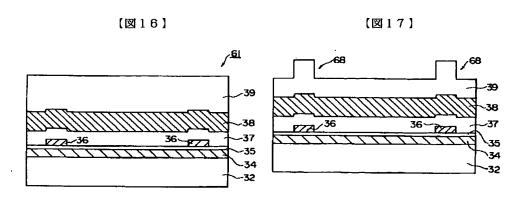




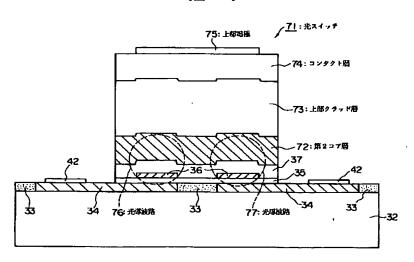




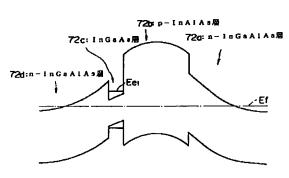


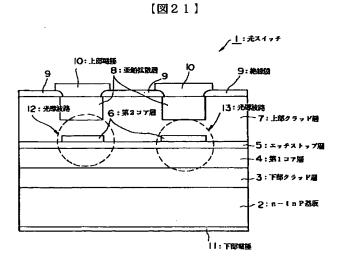


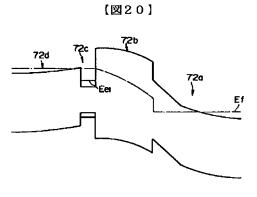
【図18】



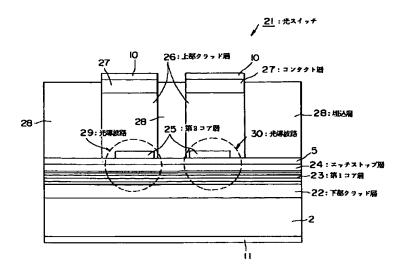
【図19】







【図22】



# This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

□ BLACK BORDERS
□ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
□ FADED TEXT OR DRAWING
□ BLURRED OR ILLEGIBLE TEXT OR DRAWING
□ SKEWED/SLANTED IMAGES
□ COLOR OR BLACK AND WHITE PHOTOGRAPHS
□ GRAY SCALE DOCUMENTS
□ LINES OR MARKS ON ORIGINAL DOCUMENT
□ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
□ OTHER:

## IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.